

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-075486

(43)Date of publication of application : 12.03.2003

(51)Int.Cl.

G01R 27/26

G01R 27/02

H04R 29/00

(21)Application number : 2001-269687

(71)Applicant : SUMITOMO METAL IND LTD

(22)Date of filing : 06.09.2001

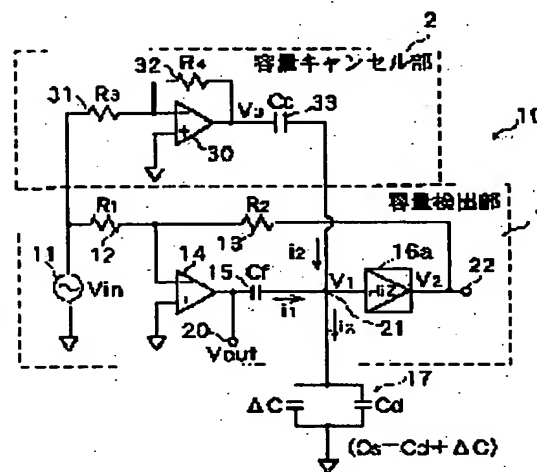
(72)Inventor : YAKABE MASAMI

(54) IMPEDANCE DETECTION CIRCUIT, AND CAPACITANCE DETECTION CIRCUIT AND METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a detection circuit of impedance or capacitance that can accurately detect minute impedance and is suited for detecting capacity in a capacity-type sensor such as a condenser microphone.

SOLUTION: In a capacitance detection circuit 10 comprising a capacity detection section 1 and a capacity cancellation section 2, the capacity detection section 1 comprises an AC voltage generator 11, a first operational amplifier 14 where a non-inverted input terminal is connected to the ground, a second operational amplifier 16 for composing a voltage follower, a detection capacitor 15 connected between the output terminal of the first operational amplifier 14 and the non-inverted input terminal of the second operational amplifier 16, and the like. The capacity cancellation section 2 comprises a third operational amplifier 30 for inverting and amplifying an AC signal from the AC voltage generator 11, and a cancellation condenser 33 connected between the output terminal and the non-inverted input terminal of the second operational amplifier 16. A capacitor 17 under test is connected between the non-inverted input terminal of the second operational amplifier 16 and the ground.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-75486

(P2003-75486A)

(43) 公開日 平成15年3月12日 (2003.3.12)

(51) Int.Cl.	識別記号	F I	ターム (参考)
G 0 1 R 27/26		G 0 1 R 27/26	C 2 G 0 2 8
27/02		27/02	A
H 0 4 R 29/00	3 2 0	H 0 4 R 29/00	3 2 0

審査請求 未請求 請求項の数10 OL (全 12 頁)

(21) 出願番号 特願2001-269687(P2001-269687)

(22) 出願日 平成13年9月6日 (2001.9.6)

(71) 出願人 000002118

住友金属工業株式会社

大阪府大阪市中央区北浜4丁目5番33号

(72) 発明者 八壁 正巳

兵庫県尼崎市扶桑町1番8号 住友金属工

業株式会社エレクトロニクス技術研究所内

(74) 代理人 100109210

弁理士 新居 広守

Fターム (参考) 2G028 AA01 BE10 CG07 CG08 DH05

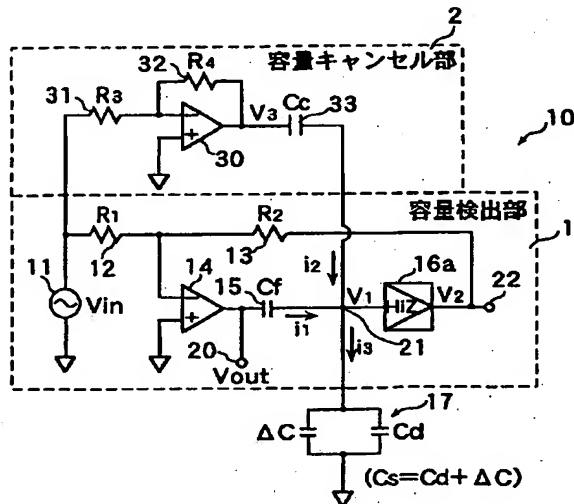
FK01 KQ02

(54) 【発明の名称】 インピーダンス検出回路及び静電容量検出回路とその方法

(57) 【要約】

【課題】 微小なインピーダンスを正確に検出することができ、かつ、コンデンサマイクロホン等の容量型センサの容量検出に適したインピーダンス又は静電容量検出回路を提供する。

【解決手段】 容量検出部1と容量キャンセル部2とから構成される静電容量検出回路10であって、容量検出部1は、交流電圧発生器11と、非反転入力端子がグラウンドに接続された第1演算増幅器14と、ボルテージフォロウを構成する第2演算増幅器16と、第1演算増幅器14の出力端子と第2演算増幅器16の非反転入力端子間に接続される検出用コンデンサ15等を備え、容量キャンセル部2は、交流電圧発生器11からの交流信号を反転増幅する第3演算増幅器30と、その出力端子と第2演算増幅器16の非反転入力端子間に接続されるキャンセルコンデンサ33とを備え、被検出コンデンサ17は第2演算増幅器16の非反転入力端子とグラウンド間に接続される。



【特許請求の範囲】

【請求項1】 被検出インピーダンスのインピーダンスに対応する検出信号を出力するインピーダンス検出回路であって、

入力インピーダンスが高く出力インピーダンスが低いインピーダンス変換器と、第1インピーダンス素子と、演算増幅器と、前記演算増幅器の出力に接続される信号出力端子と、前記被検出インピーダンスに一定の電流を印加するキャンセル電流印加手段とを備え、

前記インピーダンス変換器の入力端子には前記被検出インピーダンスの一端と前記第1インピーダンス素子の一端とが接続され、

前記演算増幅器の負帰還路に前記第1インピーダンス素子及び前記インピーダンス変換器が含まれ、

前記信号出力端子に現れる信号と前記インピーダンス変換器の入力端子に現れる信号とが同相の関係となるように、少なくとも前記第1インピーダンス素子又は前記キャンセル電流印加手段のいずれか一方による電流の値が設定されていることを特徴とするインピーダンス検出回路。

【請求項2】 前記キャンセル電流印加手段は、前記被検出インピーダンスの一端と前記インピーダンス変換器との接続点における電圧をA倍に増幅する電圧増幅器と、前記電圧増幅器の出力端子と前記接続点との間に接続されるキャンセルインピーダンスとを有することを特徴とする請求項1記載のインピーダンス検出回路。

【請求項3】 前記電圧増幅器及び前記インピーダンス変換器は、同一の演算増幅器を構成要素として有していることを特徴とする請求項1又は2に記載のインピーダンス検出回路。

【請求項4】 前記被検出インピーダンスは被検出コンデンサであり、前記インピーダンスは静電容量であり、前記第1インピーダンス素子は検出用静電容量であることを特徴とする請求項1又は3に記載の静電容量検出回路。

【請求項5】 前記キャンセルインピーダンスはキャンセルコンデンサであることを特徴とする請求項2又は3記載の静電容量検出回路。

【請求項6】 前記被検出コンデンサは、静電容量の変化によって物理量を検出する容量型センサであり、その静電容量を物理量に依存しない一定の基準容量 C_d と物理量に依存して変化する変化容量 ΔC との和で表したときに、前記キャンセルコンデンサの容量を C_c として、 $C_d = (A - 1) \cdot C_c$ を満たす値に設定されていることを特徴とする請求項5記載の静電容量検出回路。

【請求項7】 前記変化容量 ΔC の最大値の絶対値を ΔC_{max} としたときに、

前記検出用コンデンサの容量 C_f は、

$$\Delta C_{max} \leq C_f$$

を満たす値に設定されていることを特徴とする請求項6記載の静電容量検出回路。

【請求項8】 前記被検出コンデンサは、静電容量の変化によって物理量を検出する容量型センサであり、その静電容量を物理量に依存しない一定の基準容量 C_d と物理量に依存して変化する変化容量 ΔC との和で表されるとし、

10 前記変化容量 ΔC の最大値の絶対値を ΔC_{max} としたときに、前記キャンセルコンデンサの容量を C_c として、

$$(A - 1) \cdot C_c \leq C_d - \Delta C_{max} + C_f$$

を満たす値に設定されていることを特徴とする請求項5記載の静電容量検出回路。

【請求項9】 前記被検出コンデンサは、静電容量の変化によって物理量を検出する容量型センサであり、その静電容量を物理量に依存しない一定の基準容量 C_d と物理量に依存して変化する変化容量 ΔC との和で表されるとし、

20 前記変化容量 ΔC の最大値の絶対値を ΔC_{max} としたときに、前記キャンセルコンデンサの容量を C_c として、

$$(A - 1) \cdot C_c \geq C_d + \Delta C_{max} + C_f$$

を満たす値に設定されていることを特徴とする請求項5記載の静電容量検出回路。

【請求項10】 被検出コンデンサの静電容量に対応する検出信号を出力する静電容量検出方法であって、演算増幅器の反転入力端子に交流電圧を印加し、前記演算増幅器の非反転入力端子を所定の電位に接続するとともに、その出力端子とインピーダンス変換器の入力端子間に検出用コンデンサを接続し、前記インピーダンス変換器の入力端子と所定の電位間に被検出コンデンサを接続し、前記演算増幅器の出力端子に現れる電圧を検出信号として出力し、

前記被検出コンデンサに一定のキャンセル電流を印加し、

前記信号出力端子に現れる信号と前記インピーダンス変換器の入力端子に現れる信号とが同相の関係となるように、前記検出用コンデンサ及び前記キャンセル電流印加手段による電流の値を設定しておくことを特徴とする静電容量検出方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、静電容量を検出する回路及び方法に関し、特に、微小な容量を高い精度で検出する回路及び方法に関する。

【0002】

【従来の技術】静電容量検出回路の従来例として、特開平9-280806号公報記載のものを挙げる事ができる。図8は、この静電容量検出回路を示す回路図であ

る。この検出回路では、電極90、91で形成される容量センサ92が、信号線93を介して演算増幅器95の反転入力端子に接続されている。そしてこの演算増幅器95の出力端子と前記反転入力端子との間にコンデンサ96が接続されるとともに、非反転入力端子に交流電圧 V_{ac} が印加されている。また信号線93はシールド線94によって被覆され、外乱ノイズに対して電氣的に遮蔽されている。そしてこのシールド線94は、演算増幅器95の非反転入力端子に接続されている。出力電圧 V_d は、演算増幅器95の出力端子からトランス97を介して取り出される。

【0003】この検出回路では、演算増幅器95の反転入力端子と非反転入力端子とがイメージナリショートの状態となり、反転入力端子に接続された信号線93と非反転入力端子に接続されたシールド線94とは、互いにほぼ同電位となる。これによって、信号線93はシールド線94によってガーディングされ、つまり、両者93、94間の浮遊容量はキャンセルされ、浮遊容量に影響されない出力電圧 V_d が得られるというものである。

【0004】

【発明が解決しようとする課題】しかしながら、このような従来技術によれば、確かに容量センサ92の容量がある程度に大きいときは信号線93とシールド線94との間の浮遊容量に影響されない正確な出力電圧 V_d を得ることができるものの、数pFあるいはfF（フェムトファラッド）オーダーの微小な容量の検出においては、誤差が大きくなってしまおうという問題がある。

【0005】また、印加する交流電圧 V_{ac} の周波数によっては、演算増幅器95の内部のトラッキングエラー等により、イメージナリショートの状態にある反転入力端子と非反転入力端子の電圧間にも結果的に微妙な位相・振幅のズレが発生し、検出誤差が大きくなってしまおうという問題もある。

【0006】一方、携帯電話機等に代表される軽量・小型の音声通信機器においては、コンデンサマイクロホン等の容量センサで検出した音声を、高感度かつ忠実に電気信号に変換するコンパクトな増幅回路が求められている。このような容量センサの静電容量を、検出対象の物理量（音等）の変化に応じて変化する変化容量 ΔC と、物理量に依存しない一定の基準容量 C_d との和で表現した場合に、定常的に存在する基準容量 C_d は重要ではなく、検出の対象は変化容量 ΔC である。つまり、より高い感度で音等の物理量を検出するには、変化容量 ΔC だけが検出されることが望まれる。

【0007】そこで、この発明は、このような状況に鑑みてなされたものであり、微小な容量を正確に検出することができ、かつ、軽量・小型の音声通信機器に使用されるコンデンサマイクロホン等の容量センサの容量検出に適した静電容量検出回路及び方法を提供することを目的とする。

【0008】

【課題を解決するための手段】以上の目的を達成するために、本発明に係るインピーダンス検出回路は、被検出インピーダンスのインピーダンスに対応する検出信号を出力するインピーダンス検出回路であって、入力インピーダンスが高く出力インピーダンスが低いインピーダンス変換器と、第1インピーダンス素子と、演算増幅器と、前記演算増幅器の出力に接続される信号出力端子と、前記被検出インピーダンスに一定の電流を印加するキャンセル電流印加手段とを備え、前記インピーダンス変換器の入力端子には前記被検出インピーダンスの一端と前記第1インピーダンス素子の一端とが接続され、前記演算増幅器の負帰還路に前記第1インピーダンス素子及び前記インピーダンス変換器が含まれ、前記信号出力端子に現れる信号と前記インピーダンス変換器の入力端子に現れる信号とが同相の関係となるように、少なくとも前記第1インピーダンス素子又は前記キャンセル電流印加手段のいずれか一方による電流の値が設定されていることを特徴とする。

20 【0009】また、本発明に係る静電容量検出方法は、被検出コンデンサの静電容量に対応する検出信号を出力する静電容量検出方法であって、演算増幅器の反転入力端子に交流電圧を印加し、前記演算増幅器の非反転入力端子を所定の電位に接続するとともに、その出力端子とインピーダンス変換器の入力端子間に検出用コンデンサを接続し、前記インピーダンス変換器の入力端子と所定の電位間に被検出コンデンサを接続し、前記演算増幅器の出力端子に現れる電圧を検出信号として出力し、前記被検出コンデンサに一定のキャンセル電流を印加し、前記信号出力端子に現れる信号と前記インピーダンス変換器の入力端子に現れる信号とが同相の関係となるように、前記検出用コンデンサ及び前記キャンセル電流印加手段による電流の値を設定しておくことを特徴とする。ここで、所定の電位とは、ある基準電位、所定の直流電位、接地電位またはフローティング状態のいずれかを指すものであり、実施の態様にあわせて最適なものが選択される。

30 【0010】具体例として、第1インピーダンス素子及び被検出インピーダンスがコンデンサである場合には、容量検出部と容量キャンセル部とから構成される静電容量検出回路であって、容量検出部は、交流電圧発生器と、非反転入力端子がグラウンドに接続された第1演算増幅器と、ボルテージフォロウを構成する第2演算増幅器と、第1演算増幅器の出力端子と第2演算増幅器の非反転入力端子間に接続される検出用コンデンサ等を備え、容量キャンセル部は、交流電圧発生器からの交流信号を反転増幅する第3演算増幅器と、その出力端子と第2演算増幅器の非反転入力端子間に接続されるキャンセルコンデンサとを備え、被検出コンデンサは第2演算増幅器の非反転入力端子とグラウンド間に接続する。

【0011】そして、第2演算増幅器の非反転入力端子、被検出コンデンサ、検出用コンデンサ及びキャンセルコンデンサが接続されている接続点での信号と、第1演算増幅器の出力端子での検出信号とが同相の関係となるように、検出用コンデンサやキャンセルコンデンサの値を設定しておく。

【0012】例えば、前記キャンセル電流印加手段は、被検出コンデンサの一端とインピーダンス変換器との接続点における電圧をA倍する電圧増幅器と、電圧増幅器の出力端子と接続点との間に接続される容量Ccのキャンセルコンデンサとで構成し、コンデンサマイクロホン等の被検出コンデンサの静電容量のうち、物理量(音)に依存しない一定の基準容量をCd、物理量に依存して変化する変化容量をΔCとすると、第1の方策として

(i) 電圧増幅器の電圧ゲインA及びキャンセルコンデンサの容量Cが、

$$Cd = (A - 1) \cdot Cc$$

を満たし、かつ、(ii) 前記変化容量ΔCの最大値の絶対値をΔCmaxとしたときに、検出用コンデンサの容量Cfが、

$$\Delta C_{\max} \leq Cf$$

を満たす値に設定しておく。なお、本願におけるA倍及びゲインA等に示される変数Aは、いずれもゼロ以外の実数を表すものとする。

【0013】また、第2の方策として、電圧増幅器の電圧ゲインA及びキャンセルコンデンサの容量Cが、

$$(A - 1) \cdot Cc \leq Cd - \Delta C_{\max} + Cf$$

を満たす値に設定しておいてもよい。

【0014】さらに、第3の方策として、前記電圧増幅器の電圧ゲインA及び前記キャンセルコンデンサの容量Cが、

$$(A - 1) \cdot Cc \geq Cd + \Delta C_{\max} + Cf$$

を満たす値に設定しておいてもよい。

【0015】なお、電圧増幅器及びインピーダンス変換器については、同一の演算増幅器を実現してもよい。

【0016】

【発明の実施の形態】以下、本発明の実施の形態について、図面を用いて詳細に説明する。図1～図4は、本発明の実施の形態例におけるインピーダンス検出回路の一例としての静電容量検出回路10の回路図である。なお、本図では、この静電容量検出回路10に、検出対象である被検出インピーダンスの一例である被検出コンデンサ17(ここでは、コンデンサマイクロホン等、静電容量の変化を利用して各種物理量を検出する容量型センサであって、そのインピーダンスの一例としての静電容量Csが、検出対象の物理量に依存しない一定の基準インピーダンスの一例としての基準容量Cdと物理量に依存して変化するインピーダンス変化分ΔCとの和で表現されている)が接続されている。

【0017】静電容量検出回路10は、大きく分けて、

被検出コンデンサ17の容量を検出する基本回路であるインピーダンス検出部の一例である容量検出部1と、被検出コンデンサ17の容量の一部(例えば、基準容量Cd)が容量検出部1で検出されることをキャンセルする容量キャンセル部2とから構成され、キャンセルされた後の被検出コンデンサ17の容量(例えば、変化分ΔC)に対応する検出信号(電圧Vout)を信号出力端子20から出力する。

【0018】容量検出部1は、交流電圧を発生する交流電圧発生器11、抵抗(R1)12、抵抗(R2)13、第1演算増幅器14、検出用コンデンサ(容量Cf)15及び入力インピーダンスが高く出力インピーダンスが低くゲインがA倍のインピーダンス変換器16aから構成される。

【0019】交流電圧発生器11は、一端が所定の電位(本例では接地)に接続され、他端(出力端子)から一定の交流電圧(電圧Vin、角周波数ω)を発生している。交流電圧発生器11の出力端子と第1演算増幅器14の反転入力端子との間には抵抗(R1)12が接続されている。

【0020】第1演算増幅器14は、入力インピーダンス及び開ループゲインが極めて高い電圧増幅器であり、ここでは、非反転入力端子が所定の電位(本例では接地)に接続され、非反転入力端子及び反転入力端子がイメージナリショートの状態となっている。この第1演算増幅器14の負帰還路、つまり、第1演算増幅器14の出力端子から反転入力端子までの間に、検出用コンデンサ15、インピーダンス変換器16a及び抵抗(R2)13がこの順で直列に接続されている。

【0021】図2～図4に示されるインピーダンス変換器は、その反転入力端子と出力端子とが接続され、入力インピーダンスが極めて高く、出力インピーダンスが極めて低い、電圧ゲインが1のボルテージフォロワ16bを構成している。このボルテージフォロワ16bの非反転入力端子には、被検出コンデンサ17の一端が接続され、一方、被検出コンデンサ17の他端は、所定の電位(本例では接地)に接続されている。第1演算増幅器14の出力端子には、この静電容量検出回路10の出力信号、つまり、被検出コンデンサ17の容量に対応した検出信号を出力するための信号出力端子20が接続されている。

【0022】ここで、インピーダンス変換器16bがボルテージフォロワの場合、電圧ゲインはA=1となり、ボルテージフォロワの両入力端子がイメージナリショートの状態となるため、反転入力と出力の電圧が決まり、ボルテージフォロワの非反転入力の電圧が決定される。一方、演算増幅器14は利得を十分に取るものであるので、ここでは、利得を十分に獲得するためのアンプと電圧を決定するためのアンプとを分割したともいえる。こうすると、演算増幅器14の非反転入力を所定の電位に

接続する事ができ、その動作の安定性を向上させることができるようになり、利得を十分に稼ぎながら演算誤差の大幅な低減を実現できるよになるので、これはより好ましい状態であるといえる。

【0023】図7は、図1に示されたインピーダンス検出回路10におけるインピーダンス変換器16aの具体的な回路例を示す。図7(a)は、演算増幅器100を用いたボルテージフォロウを示している。演算増幅器100の反転入力端子と出力端子とが短絡されている。この演算増幅器100の非反転入力端子をインピーダンス変換器16aの入力とし、演算増幅器100の出力端子をインピーダンス変換器16aの出力とすることで、入力インピーダンスが極めて高く、電圧ゲインAが1となるインピーダンス変換器16aが得られる。これが具体的に組み込まれると図2～図4となる。

【0024】図7(b)は、演算増幅器101を用いた非反転増幅回路16を示している。演算増幅器101の反転入力端子とグランド間に抵抗(R10)110が接続され、演算増幅器101の反転入力端子と出力端子間にフィードバック抵抗(抵抗(R11)111)が接続されている。この演算増幅器101の非反転入力端子をインピーダンス変換器16aの入力とし、演算増幅器101の出力端子をインピーダンス変換器16aの出力とすることで、入力インピーダンスが極めて高く、電圧ゲインAが $(R10+R11)/R10$ となるインピーダンス変換器16aが得られる。

【0025】図7(c)は、図7(a)や図7(b)に示されるような演算増幅器の入力段にCMOS構造のバッファを付加した回路を示している。図示されるように、正負電源間にN型MOSFET34とP型MOSFET35とが抵抗112、113を介して直列に接続され、バッファの出力が演算増幅器100(又は101)の入力に接続されている。このバッファの入力をインピーダンス変換器16aの入力とし、演算増幅器の出力端子をインピーダンス変換器16aの出力とすることで、入力インピーダンスが極めて高いインピーダンス変換器16aが得られる。

【0026】図7(d)は、図7(c)の入力段のバッファのような回路を示している。図示されるように、正負電源間に、N型MOSFET34とP型MOSFET35とが直列に接続され、両MOSFETの接続部から出力がなされる。

【0027】図7(e)は、演算増幅器102の非反転入力をインピーダンス変換器16aの入力とし、演算増幅器102の反転入力端子に抵抗114の一端を接続し、演算増幅器102の出力と反転入力間を抵抗115を介して接続したものとになっている。図7(d)及び図7(e)に示されるように、こうした構成をとることで入力インピーダンスが極めて高いインピーダンス変換器16aが得られる。

【0028】容量キャンセル部2は、被検出コンデンサ17に向けて一定の電流(キャンセル電流)を流す定電流源であり、交流電圧発生器11からの交流信号を反転増幅する、抵抗(R3)31、抵抗(R4)32及び第3演算増幅器30からなる反転増幅回路と、第3演算増幅器30の出力端子及びインピーダンス変換器16aの非反転入力端子間に接続されたキャンセルコンデンサ33とから構成される。この容量キャンセル部2は、被検出コンデンサ17に一定の電流を供給することで、被検出コンデンサ17を流れる電流の一部(あるいは変化分)だけが検出用コンデンサ15に流れるようにし、これによって、信号出力端子20に現れる検出信号に含まれる被検出コンデンサ17の定常的な容量に対応する成分をキャンセル(容量の直流成分が検出されないように)している。言い換えれば、キャンセルコンデンサ33と被検出コンデンサ17の接続点がV1となるように、キャンセルコンデンサ33と被検出コンデンサ17とでV3を分圧している。そして、被検出コンデンサのうちの少なくとも一部に印加されるべき電圧を、キャンセルコンデンサ33を介して第3演算増幅器30の出力端子から印加している。

【0029】ここでは、典型的な例として、この容量キャンセル部2から被検出コンデンサ17に向けて印加されるキャンセル電流が、被検出コンデンサ17の基準容量Cdを流れる電流(インピーダンス変換器16aの非反転入力端子での電圧をV1とすると、 $j\omega C_d \cdot V1$)に等しくなるように、容量キャンセル部2を構成する抵抗(R3)31、抵抗(R4)32及びキャンセルコンデンサ33の容量等が予め調整されているとする。このときには、容量検出部1の信号出力端子20には、被検出コンデンサ17の静電容量Csの変化分 ΔC だけに対応する検出信号が生じることになる。

【0030】以上のように構成された静電容量検出回路10の詳細な動作は図2を例にとって示すと、以下の通りである。

【0031】抵抗(R1)12、抵抗(R2)13及び第1演算増幅器14等から構成される反転増幅回路に着目すると、第1演算増幅器14の両入力端子がイメージナリショートの状態となって同電位(例えば0V)であり、かつ、その入力インピーダンスが極めて高く、電流が流れないことから、抵抗(R1)12を流れる電流は、 $V_{in}/R1$ となり、その全てが抵抗(R2)13を流れるので、ボルテージフォロウ16bの出力電圧をV2とすると、

$$V_{in}/R1 = -V2/R2$$

が成り立つ。これを整理することにより、ボルテージフォロウ16bの出力電圧V2は、

$$V2 = -(R2/R1) \cdot V_{in} \quad (式1)$$

となる。また、ボルテージフォロウ16bの両入力端子がイメージナリショートの状態にあり、入力電圧(非反

転入力端子の電圧) V_1 と出力電圧(反転入力端子及び出力端子22での電圧) V_2 は等しくなるので、その入力電圧 V_1 は、

$$V_1 = V_2 \\ = - (R_2/R_1) \cdot V_{in} \quad (\text{式2})$$

が成り立つ。

【0032】一方、容量キャンセル部2に着目すると、抵抗 (R_3) 31、抵抗 (R_4) 32及び第3演算増幅器30により反転増幅回路が構成されているので、第3演算増幅器30の出力端子での電圧 V_3 は、

$$V_3 = - (R_4/R_3) \cdot V_{in} \\ \text{となる。ここで、上記式2を用いて} V_{in} \text{を消去することにより、電圧} V_3 \text{は、} \\ V_3 = (R_1/R_2) \cdot (R_4/R_3) \cdot V_1 \\ = A \cdot V_1 \quad (\text{式3})$$

【0033】と表される。ただし、 A は前記接続点21に対する利得であり、

$$A = (R_1/R_2) \cdot (R_4/R_3)$$

である。

【0034】さて、ボルテージフォロワ16bの非反転入力端子、被検出コンデンサ17、検出用コンデンサ15及びキャンセルコンデンサ33が接続されている接続点21に流入及び流出する電流に着目すると、ボルテージフォロワ16bの入力インピーダンスは極めて高いのでボルテージフォロワ16bの非反転入力端子には電流が流れないことから、検出用コンデンサ15を接続点21に向かって流れる電流 i_1 は、キャンセルコンデンサ33

$$V_{out} = (1 + (C_d - (A - 1) \cdot C_c + \Delta C) / C_f) \cdot V_1 \quad (\text{式8})$$

となる。

【0037】ここで、容量キャンセル部2における上述の典型的な条件、即ち、キャンセルコンデンサ33を流れる電流 $i_2 (= C_c \cdot (A - 1) \cdot (d/dt) \cdot V_1)$ が被検出コンデンサ17の基準容量 C_d を流れる電流 $(d/dt) \cdot C_d \cdot V_1$ に等しくなるように設定されているという条件を考慮する。つまり、

$$(d/dt) \cdot C_d \cdot V_1 = (d/dt) \cdot C_c \cdot (A - 1) \cdot V_1$$

これを整理して、

$$C_d = (A - 1) \cdot C_c \quad (\text{式9})$$

の関係が成立しているとする。

【0038】すると、この式9で表される C_d を上記式8に代入して分かるように、このような条件下では、検出

$$C_c \cdot (V_3 - V_1) + C_f \cdot (V_{out} - V_1) = (C_d + \Delta C) \cdot V_1 \quad (\text{式11})$$

と表される。すると V_{out} は、次のようになる。

$$V_{out} = ((C_d + \Delta C + C_c) / C_f + 1) \cdot V_1 - (C_c / C_f) \cdot V_3 \\ = - (R_2/R_1) \cdot (1 + (C_d + \Delta C + C_c) / C_f - A \cdot C_c / C_f) \cdot$$

V_{in}

$$= - (R_2/R_1) \cdot (1 + (C_d + \Delta C - (A - 1)C_c) / C_f) \cdot V_{in} \quad (\text{式12})$$

【0040】ここで、容量キャンセル部2における上述の典型的な条件、即ち、キャンセルコンデンサ33の電

*3を接続点21に向かって流れる電流を i_2 、接続点21から被検出コンデンサ17に向かって流れる電流を i_3 とすると、

$$i_1 = i_3 - i_2 \quad (\text{式4})$$

と表される。

【0035】ところで、電流 i_1 は、検出用コンデンサ15を流れる電流であるので、

$$i_1 = C_f \cdot (d/dt) \cdot (V_{out} - V_1) \quad (\text{式5})$$

と表される。また、電流 i_2 は、キャンセルコンデンサ33を流れる電流であるので、

$$i_2 = C_c \cdot (d/dt) \cdot (V_3 - V_1)$$

と表され、さらに、上記式3の関係を用いて、

$$= C_c \cdot (A - 1) \cdot (d/dt) \cdot V_1 \quad (\text{式6})$$

と表される。また、電流 i_3 は、被検出コンデンサ17を流れる電流であるので、

$$i_3 = (d/dt) \cdot C_s \cdot V_1$$

$$= (d/dt) \cdot (C_d + \Delta C) \cdot V_1 \quad (\text{式7})$$

と表される。

【0036】これら3つの式5～式7で表される電流 $i_1 \sim i_3$ を上記式4に代入すると、

$$C_f \cdot (d/dt) \cdot (V_{out} - V_1) = (d/dt) \cdot (C_d + \Delta C) \cdot V_1 - C_c \cdot (A - 1) \cdot V_1$$

となり、全体を積分すると、

$$C_f \cdot (V_{out} - V_1) = (C_d + \Delta C) \cdot V_1 - C_c \cdot (A - 1) \cdot (d/dt) \cdot V_1$$

と表される。これを V_{out} について整理すると、検出信号の出力電圧 V_{out} は、

※出信号の電圧 V_{out} は、

$$V_{out} = (1 + \Delta C / C_f) \cdot V_1 \quad (\text{式10})$$

と簡略化される。

【0039】一方で、ボルテージフォロワ16bの非反転入力端子、被検出コンデンサ17、検出用コンデンサ15及びキャンセルコンデンサ33が接続されている接続点21での電圧に着目し、接続点21での電荷を考えると、ボルテージフォロワ16bの入力インピーダンスは極めて高いので、ボルテージフォロワ16bの非反転入力端子には電流が流れないことから、被検出コンデンサ17と検出用コンデンサ15、キャンセルコンデンサ33の電荷量は、等しくなる。即ち、電荷は保存されるので、

荷量が被検出コンデンサ17の基準容量 C_d の電荷量に等しくなるように設定されているという条件を考慮する。つまり、

$$C_c \cdot (V_3 - V_1) = C_d \cdot V_1 \quad (式13)$$

これを整理して、

$$C_d = (A - 1) \cdot C_c \quad (式14)$$

の関係が成立しているとき、このような条件下では、検出信号の電圧 V_{out} は、

$$V_{out} = (1 + \Delta C / C_f) \cdot V_1 \quad (式15)$$

と、式10と同じく簡略化されたものとなる。

【0041】この式10及び式15に示されるように、静電容量検出回路10の信号出力端子20から出力される検出信号の電圧 V_{out} は、被検出コンデンサ17の静電容量 C_s の基準容量 C_d には依存せず、その変化分 ΔC だけに依存した値となる。例えば、被検出コンデンサ17がコンデンサマイクロホンである場合には、音の強弱に依存しない不要なオフセット分（被検出コンデンサ17の基準容量 C_d に対応する信号）を含まず、音の強弱に依存する成分（被検出コンデンサ17の静電容量の変化分 ΔC に対応する信号）だけを含んでいる。したがって、音だけに対応する正味の信号を大きく増幅することができ、高感度のマイクロホンが実現される。

【0042】また、上記式10には角周波数 ω が含まれていないことから分かるように、この検出信号の電圧 V_{out} は、交流電圧発生器11からの交流信号 V_{in} の周波数又は被検出コンデンサの変化する周波数に依存しない。これによって、被検出コンデンサ17に印加される交流電圧の周波数又は被検出コンデンサの変化する周波数に依存することなく、被検出コンデンサ17の容量（変化分 ΔC ）を検出することができる（周波数依存特性を有しない）静電容量検出回路が実現される。したがって、コンデンサマイクロホン等、容量値がある周波数（音声帯域）で変化するような被検出コンデンサ17に対して、検出された信号を周波数補正することなく、その電圧値から直接、容量値を特定することが可能となる。

【0043】また、この例の静電容量検出回路10では、検出用コンデンサ15及び被検出コンデンサ17に電流を供給している第1演算増幅器14は、その非反転入力端子が所定の電位（本例では接地）に接続され、固定化されている。したがって、図8に示される従来の回路における演算増幅器95と異なり、第1演算増幅器14は、入力される交流信号の周波数等に依存することなく

$$V_{out} = (1 + \Delta C / C_f) \cdot V_1$$

で表され、かつ、上記条件(ii)より、

$$-1 \leq \Delta C / C_f \leq 1$$

が成り立つので、上記式10の右辺における、電圧 V_{out} と電圧 V_1 とを関係づける比例係数 $(1 + \Delta C / C_f)$ は、ゼロ以上の値となる。よって、被検出コンデンサ17の静電容量の値によっては検出信号の電圧 V_{out} と電圧 V_1 との位相関係が反転してしまう、という不具合が

*く、ノイズの少ない安定した電流を検出用コンデンサ15及び被検出コンデンサ17に供給し、演算誤差も低減されるので、被検出コンデンサ17の微小な容量が検出され得る。

【0044】ところで、上記のように、単に、基準容量 C_d に流れる電流の全てをキャンセルするような設定にしているだけでは、被検出コンデンサ17の静電容量 C_s の値によっては、不具合が生じ得る。例えば、音の強弱等に応じて被検出コンデンサ17の静電容量 C_s が、ある一定値よりも小さくなったときに、検出信号の波形が、位相が180度反転したような形状となってしまう、後処理が困難になってしまうケースが生じ得る。

【0045】図5は、このような反転を生じている検出信号の波形の例（実線）と、反転を生じていない検出信号の波形の例（点線）を示している。本図に示されるように、実線の波形では、被検出コンデンサ17の静電容量 C_s が一定値よりも小さくなったとき、即ち、図中の矢印で示された時間帯において、位相が180度反転したような形状となっている。したがって、このような波形の信号から音を忠実に再生するには、その反転部分を元に戻す複雑な後処理回路が必要となる。なお、本図において、波形に含まれる高周波成分は、交流電圧発生器11が発生している交流信号に対応し、包絡線に現れている低周波成分は、被検出コンデンサ17の静電容量 C_s の変化分 ΔC （音等の物理量の変化）に対応している。

【0046】そこで、このような検出信号の反転とそれに伴う後処理を回避するための方策（具体的な回路定数の設定方法）を考案したので、以下に説明する。

30 (1) 第1の方策

この方策は、検出用コンデンサ15の容量 C_f を調整する方法である。

【0047】具体的には、(i)上記基準容量 C_d の全てをキャンセルする条件（上記式9及び式14）、即ち、 $C_d = (A - 1) \cdot C_c$ （式9、式14（再掲））を満たし、かつ、(ii)被検出コンデンサ17の静電容量 C_s の変化分 ΔC の最大値の絶対値を ΔC_{max} とした場合に、検出用コンデンサ15の容量 C_f が、 $\Delta C_{max} \leq C_f$

を満たすように調節しておく。

【0048】すると、上記条件(i)より、検出信号の出力電圧 V_{out} は、上記式10及び式15、即ち、（式10、式15（再掲））

回避される。

【0049】なお、この第1の方策は、検出用コンデンサ15の容量 C_f を大きくするほど、上記式10に示される右辺の $\Delta C / C_f$ が小さくなり、出力電圧 V_{out} に含まれる信号（変化容量 ΔC に対応する電圧）成分が小さくなって検出感度が落ちてしまうという弱点がある。

50 (2) 第2の方策

この方策は、基準容量 C_d に対するキャンセル量を調節する方法である。具体的には、以下の2つの方法のいずれかをとればよい。

(2-1) 被検出コンデンサ17の静電容量 C_s が最小値となるときに着目し、このときであっても、検出信号*

$$V_{out} = (1 + (C_d - (A-1) \cdot C_c + \Delta C) / C_f) \cdot V_1$$

(式8 (再掲))

$$V_{out} = - (R_2 / R_1) \cdot (1 + (C_d + \Delta C - (A-1) \cdot C_c) / C_f) \cdot V_{in}$$

(式12 (再掲))

【0050】ここで、被検出コンデンサ17の静電容量 C_s の変化分 ΔC の最大値の絶対値を ΔC_{max} とすると、上記式8及び式12から分かるように、被検出コンデンサ*

$$V_{out} = (1 + (C_d - (A-1) \cdot C_c - \Delta C_{max}) / C_f) \cdot V_1 \quad (式16)$$

したがって、この式11で示される電圧 V_{out} と電圧 V_1 とを関係づける比例係数 $(1 + (C_d - (A-1) \cdot C_c - \Delta C_{max}) / C_f)$ をゼロ以上の値にしておくことで、被検出コンデンサ17の静電容量 C_s が最小値となったときでも、電圧 V_{out} と電圧 V_1 との位相関係を同相に維持することができる。つまり、

$$1 + (C_d - (A-1) \cdot C_c - \Delta C_{max}) / C_f \geq 0$$

これを整理して、

$$(A-1) \cdot C_c \leq C_d - \Delta C_{max} + C_f \quad (式17)$$

が成り立つように、容量キャンセル部2での接続点21に対する利得A及びキャンセルコンデンサ33の容量 C_c 、検出用コンデンサ C_f を調節しておくことで、被検出コンデンサ17の静電容量の値によっては出力電圧 V_{out} が反転し、後処理が困難となってしまい、という不具合を回避することができる。よって、出力電圧 V_{out} に対して、ピークホールド回路でピーク点をとる等の簡単★

$$V_{out} = (1 + (C_d - (A-1) \cdot C_c + \Delta C) / C_f) \cdot V_1$$

(式8 (再掲))

$$V_{out} = - (R_2 / R_1) \cdot (1 + (C_d + \Delta C - (A-1) \cdot C_c) / C_f) \cdot V_{in}$$

(式12 (再掲))

【0053】ここで、被検出コンデンサ17の静電容量 C_s の変化分 ΔC の最大値の絶対値を ΔC_{max} とすると、上記式8及び式12から分かるように、被検出コンデンサ☆

$$V_{out} = (1 + (C_d - (A-1) \cdot C_c + \Delta C_{max}) / C_f) \cdot V_1 \quad (式18)$$

したがって、この式13で示される電圧 V_{out} と電圧 V_1 とを関係づける比例係数 $(1 + (C_d - (A-1) \cdot C_c + \Delta C_{max}) / C_f)$ をゼロ以下の値にしておくことで、電圧 V_{out} と電圧 V_1 との位相関係を常に同一(逆相)に維持することができる。つまり、

$$1 + (C_d - (A-1) \cdot C_c + \Delta C_{max}) / C_f \leq 0$$

これを整理して、

$$(A-1) \cdot C_c \geq C_d + \Delta C_{max} + C_f \quad (式19)$$

が成り立つように、容量キャンセル部2での接続点21に対する利得A及びキャンセルコンデンサ33の容量 C_c 及び検出用コンデンサ C_f を調節しておくことで、被検出コンデンサ17の静電容量の値によっては出力電圧 V_{out} が反転し、後処理が困難となってしまい、という不

★の電圧 V_{out} が電圧 V_1 に対して逆相にならないようにキャンセル量を調節する方法である。具体的には、以下の通りである。まず、キャンセル量の多少に拘わらず、図1の静電容量検出回路10では、上記式8及び式12が成り立つ。

10※サ17の静電容量 C_s が最小値をとったときに、出力電圧 V_{out} は、以下のように表される。

★な処理を施すだけで、被検出コンデンサ17の容量変化分 ΔC を特定することができる。

【0051】(2-2) 被検出コンデンサ17の静電容量 C_s が最大値となるときに着目し、このときであっても、検出信号の電圧 V_{out} が電圧 V_1 に対して逆相となるようにキャンセル量を調節する方法である。つまり、上記(2-1)では、出力電圧 V_{out} が反転しない条件を

満たしたが、常に反転した状態を維持する条件を満たすことにしても、電圧 V_{out} と電圧 V_1 との位相関係は同一状態が維持され、同様に問題が解消されるので、そのための条件を満たすように回路定数を決定する方法である。具体的には、以下の通りである。

【0052】まず、キャンセル量の多少に拘わらず、図1の静電容量検出回路10では、上記式8及び式12が成り立つ。

☆サ17の静電容量 C_s が最大値をとったときに、出力電圧 V_{out} は、以下のように表される。

40 具合を回避することができる。よって、出力電圧 V_{out} に対して、ピークホールド回路でピーク点をとる等の簡単な処理を施すだけで、被検出コンデンサ17の容量変化分 ΔC を特定することができる。

【0054】このような本発明のインピーダンス検出回路としての静電容量検出回路の電子機器への応用として、被検出コンデンサは、容量の変化に応じて物理量を検出する容量型センサとし、静電容量検出回路は、プリント基板又はシリコン基板上に形成し、それら容量型センサと基板とを固定する一体化が考えられる。具体的には、被検出コンデンサとして、コンデンサマイクロホンを採用し、静電容量検出回路については1Cで実現し、それらコンデンサマイクと1Cとを一体化し、携帯電話

機等に使用されるマイクロホンとして1つの筐体(シールドボックス)に収めてもよい。

【0055】以上、本発明に係るインピーダンス検出回路について、実施の形態例に基づいて説明したが、本発明は、この実施の形態例に限定されるものではない。

【0056】例えば、図1～図4に示された静電容量検出回路10は、容量検出部1に含まれるインピーダンス変換器16a(ボルテージフォロワ16b)と容量キャンセル部2に含まれる電圧源(第3演算増幅器30)とは別個の演算増幅器であったが、これらを1つのインピーダンス変換器又は演算増幅器で構成してもよい。

【0057】図6(a)は、そのようなインピーダンス変換器とキャンセル電流を発生させる電圧源とを1つのインピーダンス変換器16aで構成した静電容量検出回路の一例を示す回路図である。ここでは、図1に示された容量キャンセル部2に代えて、インピーダンス変換器16aの負帰還路に抵抗(R5)35が接続され、正帰還路にキャンセルコンデンサ33が接続されている。つまり、インピーダンス変換器16aを電圧源とし、キャンセルコンデンサ33を介して、上述と同様のキャンセル電流を接続点21に印加している。

【0058】より具体的に、図6(b)に示したように、抵抗(R2)13、抵抗(R5)35及びインピーダンス変換器としてボルテージフォロワ16bから構成される非反転増幅回路の交流出力端子(22)の電流に着目すると、ボルテージフォロワ16bの出力電圧V2は、

$$V2 = ((R2 + R5) / R2) \cdot V1$$

$$= A' \cdot V1 \quad (\text{式20})$$

となる。ただし、 $A' = (R2 + R5) / R2$ である。

【0059】そして、この電圧V2がキャンセルコンデンサ33に印加されて、キャンセル電流i2が生成されるので、その電流i2は、

$$i2 = (d/dt) \cdot Cc \cdot (V2 - V1)$$

$$= (d/dt) \cdot Cc \cdot (A' - 1) \cdot V1$$

となり、図1に示された容量キャンセル部2からの電流i2を示す上記式6と同様の形で表現される。一方で、また図6(b)の抵抗(R2)13、抵抗(R5)35及びボルテージフォロワ16bから構成される非反転増幅回路の交流出力端子(22)の電圧に着目すると、上記式20までは同様であるので、この電圧V2がキャンセルコンデンサ33に印加されて、キャンセルコンデンサ33での電荷量が決まると云える。そうすると、キャンセルコンデンサでの電荷量Qcは、

$$Qc = Cc \cdot (V2 - V1) = (A' - 1) \cdot Cc \cdot V1$$

となり、前述の式11と同様の形で表される。よって、本図に示される静電容量検出回路40は、図1に示される静電容量検出回路10と同様の機能を有し、検出信号の反転に対する対応策についても、同様のことが言える。

【0060】本発明のさらなる高精度化のための別の実施の形態例として、図3、図4に記載されたような接続点21のまわりの配線をシールドで覆い、そのシールドにガード電圧印加回路60、61によってガード電圧を印加する事を行ってもよい。こうすると、シールドが前記接続点21のまわりの配線と同電位に保持する事ができ、シールドによる浮遊容量の発生を抑え、さらに、外部からのノイズに強い高精度な検出が可能となる。

【0061】また、被検出インピーダンスとして接続されるものは、未知の容量(半導体チップなど)コンデンサマイクロホン、加速度センサ、地震計、圧力センサ、変位センサ、変位計、近接センサ、タッチセンサ、イオンセンサ、湿度センサ、雨滴センサ、雪センサ、雷センサ、位置合わせセンサ、接触不良センサ、形状センサ、終点検出センサ、振動センサ、超音波センサ、角速度センサ、液量センサ、ガスセンサ、赤外線センサ、放射線センサ、水位計、凍結センサ、水分計、振動計、帯電センサ、プリント基板検査機等の各種物理量を検出する全てのデバイスが含まれる。

【0062】

【発明の効果】以上の説明から明らかなように、本発明に係るインピーダンス及び静電容量検出回路及びインピーダンス及び静電容量検出方法は、被検出インピーダンスのインピーダンスに対応する検出信号を出力するものであって、抵抗を介して演算増幅器の反転入力端子に交流電圧を印加し、前記演算増幅器の非反転入力端子を所定の電位に接続するとともに、その出力端子とインピーダンス変換器の入力端子間に第1インピーダンス素子を接続し、前記インピーダンス変換器の入力端子と所定の電位間に被検出インピーダンスを接続し、前記演算増幅器の出力端子に現れる電圧を検出信号として出力し、前記被検出インピーダンスに一定のキャンセル電流を印加し、前記信号出力端子に現れる信号と前記インピーダンス変換器の入力端子に現れる信号とが同相の関係となるように、前記第1インピーダンス素子及び前記キャンセル電流印加手段による電流の値を設定しておくことを特徴とする。

【0063】これによって、演算増幅器の非反転入力端子は所定の電位に接続され、入力端子の一方の電位が固定されるので、演算増幅器は安定して動作し、検出信号に含まれるノイズが抑制され、極めて微小なインピーダンスの検出が可能となり、特にインピーダンスがコンデンサのときには、数pFあるいはfFオーダーの微小な容量の検出が可能となる。

【0064】そして、被検出インピーダンスに流れる電流のうち、キャンセル電流を差し引いた残る電流が第1インピーダンス素子に流れ、演算増幅器の出力端子に検出信号として出力されるので、例えば、コンデンサマイクロホン等の容量型センサにおける不要な基準容量の検出はキャンセルされ、音等の物理量に応じて変化する変

化容量だけが検出される。したがって、音等の物理量に対応する正味の信号だけを増幅する高感度なマイクロホン等が実現される。

【0065】さらに、信号出力端子に現れる信号とインピーダンス変換器の入力端子に現れる信号とが同相の関係となるように、第1インピーダンス素子及びキャンセル電流印加手段による電流の値が設定されているので、被検出インピーダンスのインピーダンスの値によってはそれら両信号の位相関係が反転してしまう、という不具合の発生が防止される。したがって、位相の反転を補償する複雑な後処理回路が不要となり、ピークホールド回路等の簡単な回路だけで被検出インピーダンスのインピーダンスの変化分を取り出すことができ、回路全体がコンパクト化される。

【0066】また、本発明に係る静電容量検出回路は、被検出コンデンサに電流を流すことによって容量を検出しているので、エレクトレットコンデンサマイクロホン等のように、被検出コンデンサの電極に高分子フィルム等を貼り付けてエレクトレット化する必要がなく、通常の静電容量型センサに適用することができる。

【0067】以上のように、本発明により、微小なインピーダンス及び容量を正確に検出することができ、かつ、小型化に適したインピーダンス検出回路及び静電容量検出回路等が実現され、特に、携帯電話機等の軽量・小型の音声通信機器の音声性能が飛躍的に向上され、その実用的価値は極めて高い。

【図面の簡単な説明】

【図1】本発明の実施の形態における静電容量検出回路の回路図の例である。

【図2】図1におけるインピーダンス変換器がボルテージフォロワである場合の静電容量検出回路の回路図の例*

*である。

【図3】図1における接続点のまわりの配線にシールドを施した場合の静電容量検出回路の回路図の例である。

【図4】図1における接続点のまわりの配線にシールドを施した場合の別の静電容量検出回路の回路図の例である。

【図5】反転を生じている検出信号の波形の例(実線)と、反転を生じていない検出信号の波形の例(点線)を示す図である。

【図6】(a)は、インピーダンス変換器で構成した別の静電容量検出回路の一例である。(b)は、ボルテージフォロワで構成した別の静電容量検出回路の一例である。

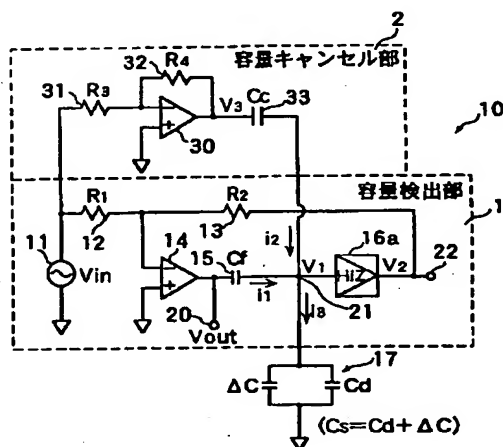
【図7】(a)～(e)は、インピーダンス変換器の具体的な回路例である。

【図8】従来の静電容量検出回路の回路図である。

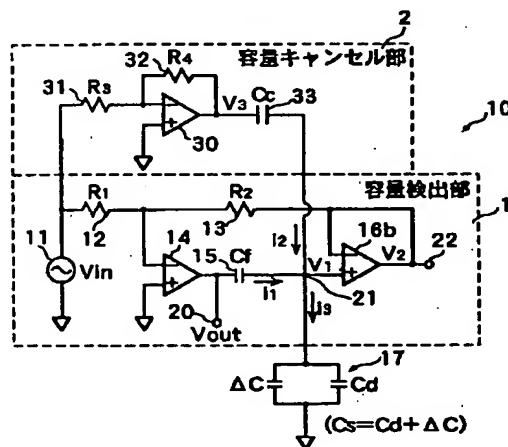
【符号の説明】

- 10、40 静電容量検出回路
- 11 交流電圧発生器
- 12、13、31、32、35、110～115 抵抗
- 14、16a、16b、30、100～102 演算増幅器
- 15 検出用コンデンサ
- 17 被検出コンデンサ
- 20 信号出力端子
- 21 接続点
- 22 交流出力端子
- 33 キャンセルコンデンサ
- 34、35 MOSFET
- 60、61 ガード電圧印加回路

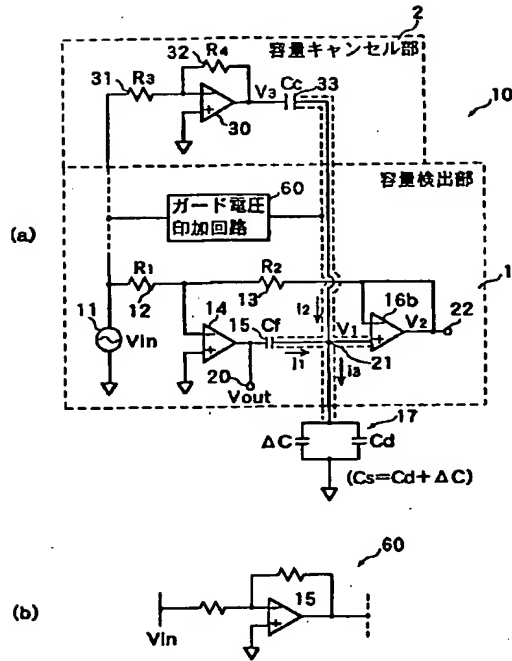
【図1】



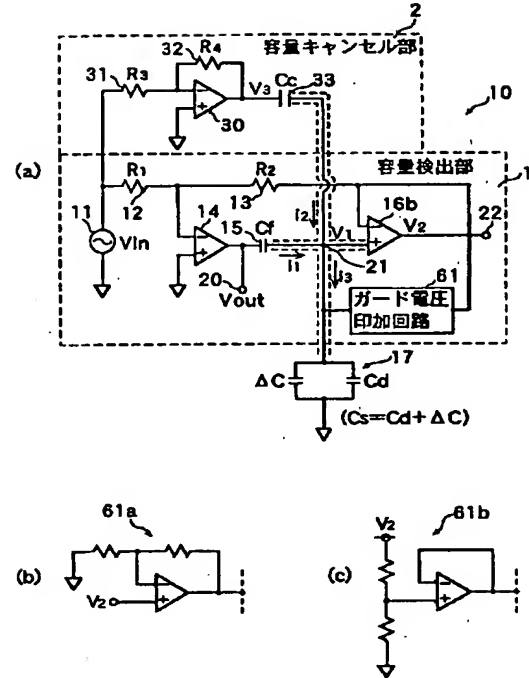
【図2】



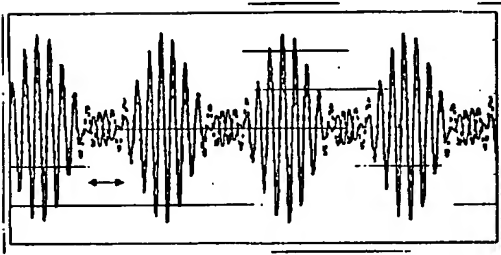
【図3】



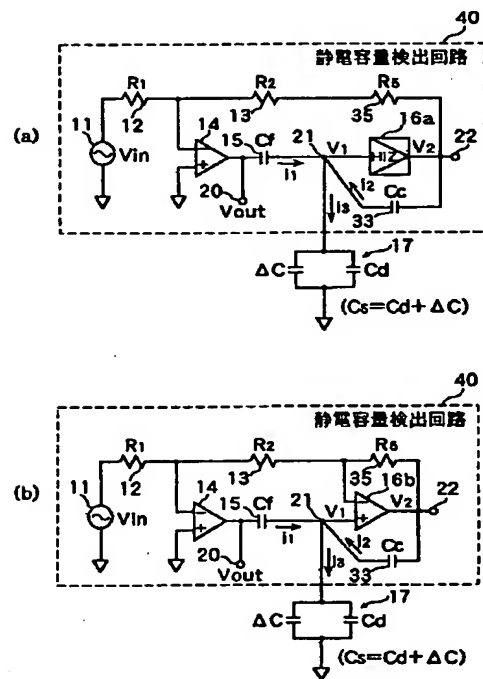
【図4】



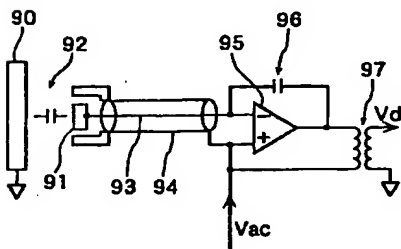
【図5】



【図6】



【図8】



【図7】

